Фрагмент перевода технического описания Контроллера прерываний стандарта AMBA для микроконтроллеров ARM с английского на русский

Ideally, in an ARM system, only a single FIQ source would be in use at any particular time. This provides a true low-latency interrupt, because a single source ensures that the interrupt service routine may be executed directly without the need to determine the source of the interrupt. It also reduces the interrupt latency because the extra banked registers, which are available for FIQ interrupts, may be used to maximum efficiency by preventing the need for a context save.

Separate interrupt controllers are used for FIQ and IRQ. Only a single bit position is defined for FIQ, which is intended for use by a single interrupt source, while up to 32 bits are available in the IRQ controller. The standard configuration only makes six interrupt request lines available. This can be extended up to 32 sources by altering the IRQSize constant and increasing the width of PD.

The IRQ interrupt controller uses a bit position for each different interrupt source. Bit positions are defined for a software programmed interrupt, a communications channel and counter-timers. Bit 0 is unassigned in the IRQ controller so that it may share thesame interrupt source as the FIQ controller.

В идеале, в системе ARM только один единственный источник запросов FIQ должен использоваться в каждый конкретный момент времени. Это позволит обеспечить прерывание с по-настоящему низкой задержкой, т. к. при одном единственном источнике подпрограмма обработки прерывания без проблем может быть вызвана напрямую, без необходимости определения источника прерывания. Быстрое прерывание позволяет уменьшить временную задержку еще и за счет того, что для прерываний FIQ доступны дополнительные скрытые (banked) регистры, которые обеспечивают достижение максимальной эффективности, т. к. с ними отпадает необходимость сохранять контекст.

Для FIQ и IRQ используются отдельные контроллеры прерываний. Только одна битовая позиция выделена для запроса FIQ, который предполагается использовать для одного единственного источника, тогда как для контроллера IRQ доступно до 32-х битов. В стандартной конфигурации доступно только шесть линий для запросов прерываний. Их количество можно увеличить вплоть до 32-х, изменив константу IRQSize и увеличив ширину периферийной шины данных PD.

Контроллер прерываний IRQ использует одну битовую позицию для каждого отдельного источника прерываний. Битовые позиции определены для программного прерывания, канала связи и таймера-счётчика. Источник для бита 0 контроллера IRQ не определен, поэтому для этого бита может быть использован тот же источник прерывания, что используется в то же время для контроллера FIQ.